



T.C.
AFYON KOCATEPE ÜNİVERSİTESİ
TEKNOLOJİ FAKÜLTESİ
ELEKTRİK-ELEKTRONİK MÜHENDİSİĞİ
SAYISAL ELEKTRONİK
LABORATUVAR DENEY FÖYÜ

Dr. Öğr. Üyesi Tuba Nur Serttaş
Arş. Gör. Feyza Nur YEŞİL

LABORATUVARDA UYULACAK KURALLAR

- Deneye gelmeden önce, deneyle ilgili teorik bilgi araştırılacak, **ön bilgi okunacak** ve laboratuvara gerekli bilgiler öğrenilerek gelinecektir.
- Her deney haftası için kullanılacak malzeme listesi verilmiştir. Deneye başlamadan önce **malzemeler hazırlanmalıdır.**
- Deneyler saatinde başlayacak, **geç kalan öğrenciler deneye alınmayacaktır.**
- **Deney föyü ve malzemesi olmayan öğrenciler deney çalışmasına alınmayacaktır !**
- Laboratuvardaki görevlilerin tüm uyarılarına uyulacaktır.
- Deney için izin verilen cihazlar haricinde laboratuvarında hiçbir cihaz kullanılmayacaktır.
- Deneyler belirlenen süre içerisinde tamamlanması gerekmektedir, verilen süre içerisinde tamamlanamayan deney eksik puan üzerinden değerlendirilecektir.
- Deney bittikten sonra deney **masa ve sandalyeleri düzenli olarak** bırakılacaktır.
- Laboratuvara ait malzeme ve donanım laboratuvar dışına çıkarılmayacaktır.
- Deneylerle ilgili sorular görevli öğretim elemanına aktarılacaktır.
- Kural dışı davranışlardan doğacak maddi zarardan öğrenci sorumlu olacaktır.
- Kurallara uymayan öğrencinin deneyine son verilecek, laboratuvardan çıkarılacak ve öğrenci hakkında disiplin yönetmeliği uygulanacaktır.

RAPOR YAZIM KILAVUZU

1. Bir deney raporu aşağıdaki ana bölümleri kapsar:

a. Deney amacı: Deneyin yapılması ve sonuçları sunulmasındaki ana amaç ve varsa bu amacı tamamlayıcı veya buna ek unsurlar raporun başında kısaca açıklanacaktır. **(5p)**

b. Deney ve simülasyon sonuçları: İlgili ölçü düzenine ait çeşitli ölçme amaçları için elde edilen sonuçlar düzenli tablolar halinde ölçü kartları ile birlikte verilecektir. Ölçü ve sonuçları ile ilgili hesaplar eğrilerin çizilerek sunulduğu, sonuçları değerlendirilmesi, ölçü sonuçlarından hesapların sunulduğu bu bölümde yapılacaktır. Deney bağlantı şemaları Ltspice ile oluşturularak simülasyon sonuçları, deney sonuçları ile karşılaştırmalı olarak verilecektir. **(40p)**

c. Deney soruları: Deney sonunda yer verilen sorular cevaplanacaktır. **(30p)**

d. Değerlendirme bölümü: Öğrencinin deney hakkındaki genel izlenimi deneyin aksayan hakkındaki fikirleri ve elde edilen sonuçların yorumu bu bölümde yapılacaktır. **(15p)**

e. Yazım kuralları ve özen (10p)

2. Raporlar yukarıda açıklandığı gibi **4 ana bölüm altında** düzenlenecektir. **(Kaynakça varsa belirtilmelidir.)** Times New Roman 11 Punto formatı, satır aralığı 1,5 olacak şekilde hazırlanmalıdır.

3. Ltspice Simülasyon sonuçları ve Osiloskop görüntüleri okunaklı bir şekilde çıktı alınmalıdır.

4. Raporun değerlendirilmesinde **rapor düzeni (Başlık, görsel, grafik, tablo adlandırılması vb.)** de dikkate alınacaktır.

5. Deneyi yaptıran araştırma görevlisi deney föyündeki sorular ile kendi hazırladığı sorulardan bir kısmını veya tamamını raporu hazırlayacak öğrenciden bilgi düzeyini arttırmak için, yazılı olarak cevaplamasını isteyebilir.

6. Grup elemanları her deneyden sonra **bireysel bir rapor hazırlayacaklardır.**

7. Raporlar aşağıda verilen **tek tip kapak sayfası ile başlayacaktır.** Bunların dışında farklı yapılarda kapaklar kullanmayınız.

8. Raporlar deneyin yapıldığı tarihten bir hafta içerisinde teslim edilmelidir. Teslim zamanından geç getirilen raporlar kabul edilmeyecektir. Teslim edilmeyen raporların notu sıfır olarak belirlenecektir.

DİKKAT: Dönem sonu laboratuvar notu belirlenirken **rapor %50, deney aktif katılım %50** olarak değerlendirilecektir. Laboratuvar dersinde deney esnasında her öğrenciye bireysel olarak not verilecektir.



**T.C. AFYON KOCATEPE ÜNİVERSİTESİ
TEKNOLOJİ FAKÜLTESİ
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ**

**SAYISAL ELEKTRONİK
LABORATUVARI
DENEY RAPORU**

**DENEY NO :
DENEYİN ADI :
DENEY TARİHİ :
RAPOR TESLİM TARİHİ :**

DENEYİ YAPAN:

Adı-Soyadı

Numara

DENEYLER

DENEY 1- Temel Lojik Fonksiyonlar (1. Hafta)

DENEY 2- Boolean Kuralları Ve Lojik Denklemlerin Sadeleştirilmesi (2. Hafta)

DENEY 3- Demorgan Teoremi (3. Hafta)

DENEY 4- Ayrıcalıklı Veya (EXOR) Uygulamaları (4. Hafta)

DENEY 5- Tam Toplayıcı ve Tam Çıkarıcı Devreleri (5. Hafta)

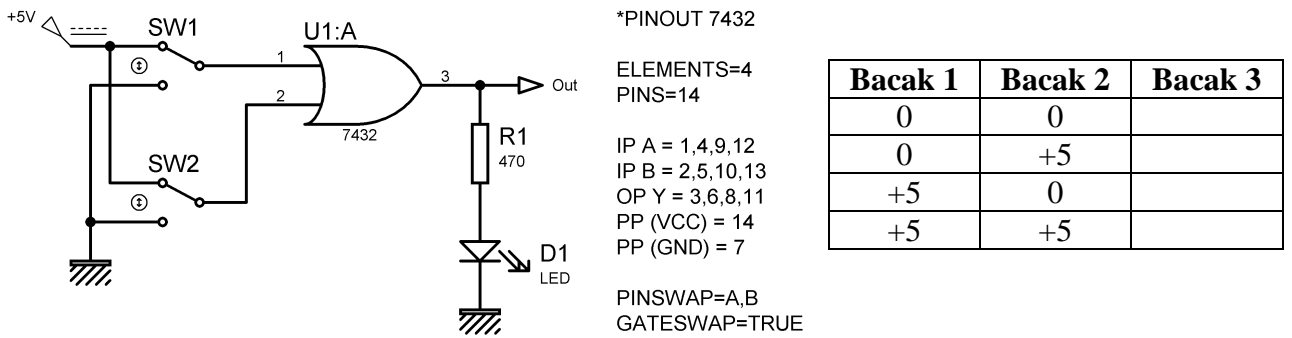
DENEY 1- Temel Lojik Fonksiyonlar

Amaç: Temel lojik fonksiyonları öğrenmek (VE-AND, VEYA-OR, DEĞİL-NOT, VEDEĞİL-NAND, VEYADEĞİL-NOR). Bu fonksiyonların doğruluk tabloları, lojik diyagramlar ve Boolean kuralları ile gösterimini öğrenmek.

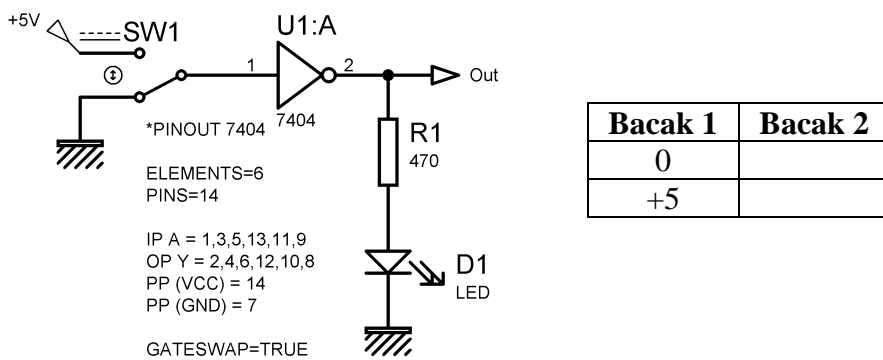
Deneyin Yapılışı:

- Deney bağlantı şemasında verilen devreleri uygun elemanlarla kurunuz. (*Entegre devrelerinin besleme ayakları şemaların yanındaki entegre bilgileri kısmında verilmiştir.*)
- Doğruluk tablosunda verilen giriş lojik seviyelerini verilen anahtarları kullanarak devreye uygulayın ve devrenin çıkış lojik seviyelerini tabloya aktarınız.

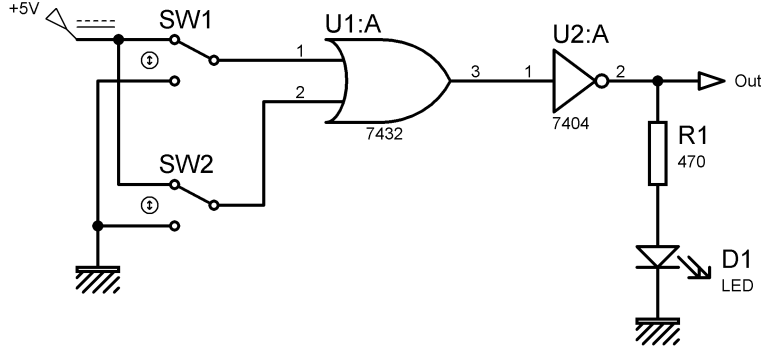
Deney Bağlantı Şeması:



Şekil 1. VEYA (OR) kapısı deney bağlantı şeması ve doğruluk tablosu.

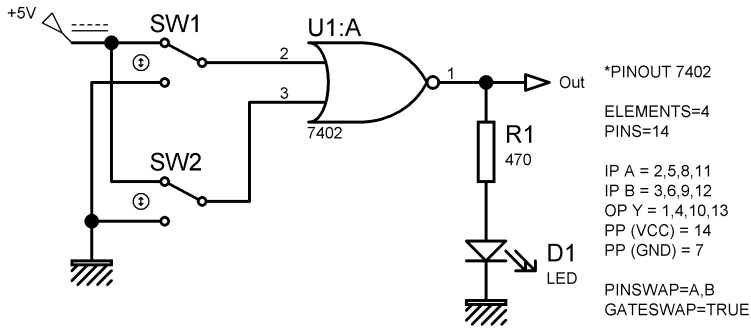


Şekil 2. DEĞİL (NOT) kapısı deney bağlantı şeması ve doğruluk tablosu.



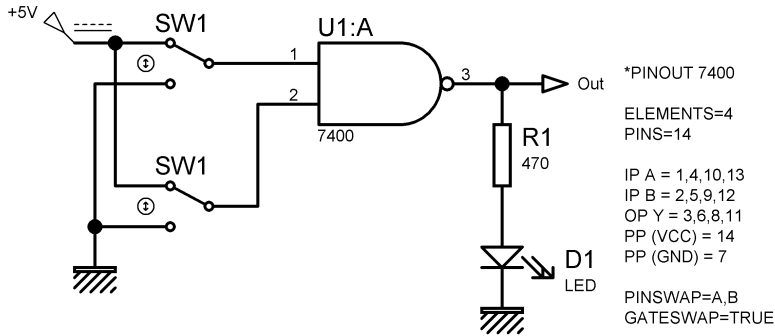
7432		7404
Bacak 1	Bacak 2	Bacak 2
0	0	
0	+5	
+5	0	
+5	+5	

Şekil 3. VEYA+DEĞİL (OR+NOT) kapısı deney bağlantı şeması ve doğruluk tablosu.



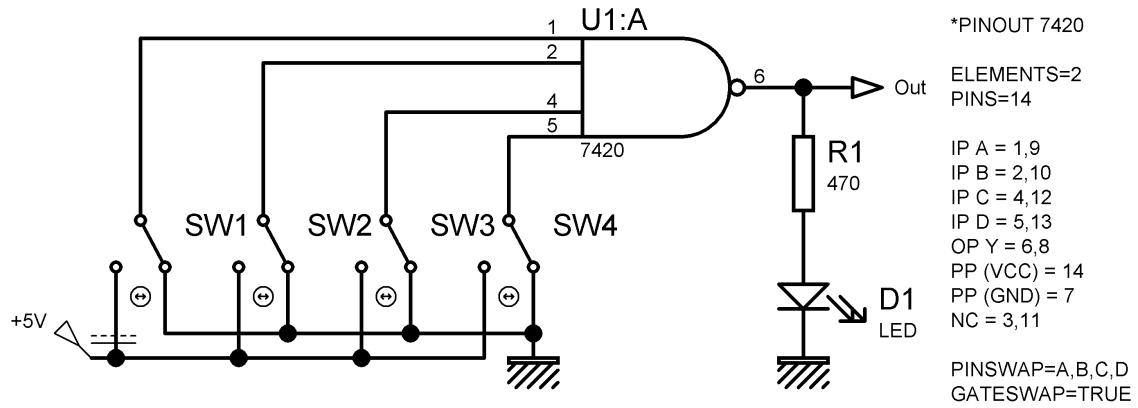
Bacak 3	Bacak 2	Bacak 1
0	0	
0	+5	
+5	0	
+5	+5	

Şekil 4. VEYADEĞİL (NOR) kapısı deney bağlantı şeması ve doğruluk tablosu.



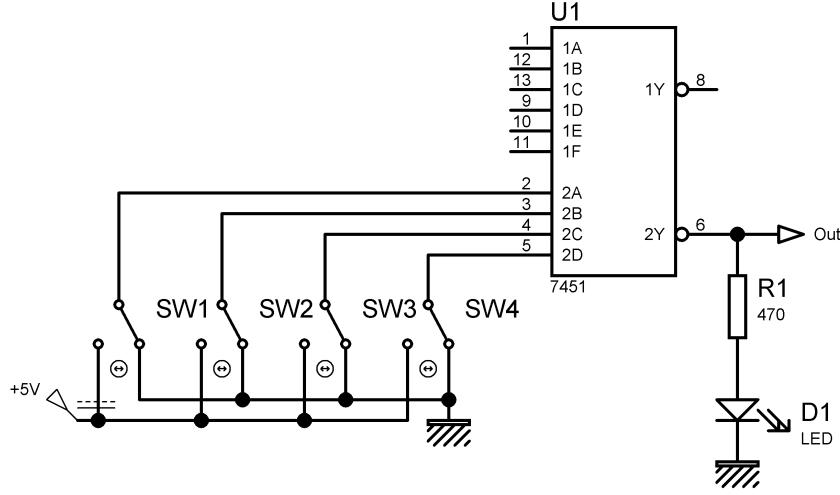
Bacak 1	Bacak 2	Bacak 3
0	0	
0	+5	
+5	0	
+5	+5	

Şekil 5. 2 Girişli VEDEĞİL (NAND) kapısı deney bağlantı şeması ve doğruluk tablosu.



Bacak 1	Bacak 2	Bacak 3	Bacak 4	Bacak 6
0	0	0	0	
+5	0	0	0	
+5	+5	0	0	
+5	+5	+5	0	
+5	+5	+5	+5	

Şekil 6. 4 Girişli VEDEĞİL (NAND) kapısı deney bağlantı şeması ve doğruluk tablosu.

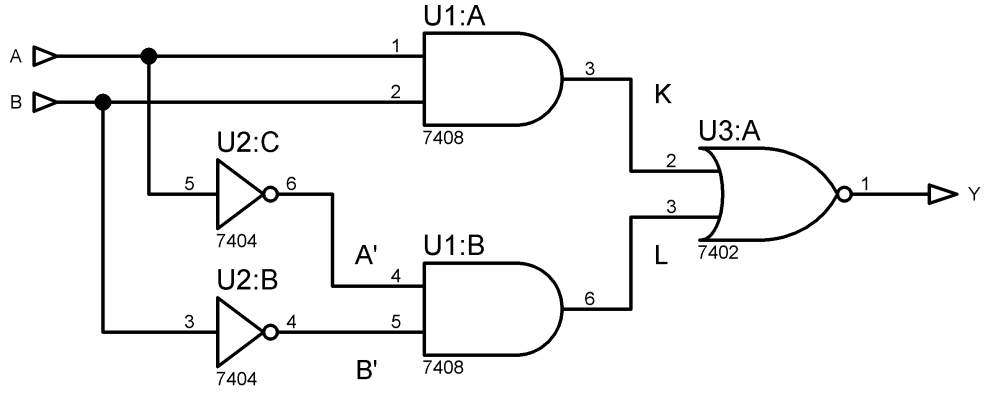


Şekil 7. 7451 entegre devresi deney bağlantı şeması ve doğruluk tablosu.

2A	2B	2C	2D	2Y
0	0	0	0	
+5	0	0	0	
+5	+5	0	0	
+5	+5	+5	0	
+5	+5	+5	+5	

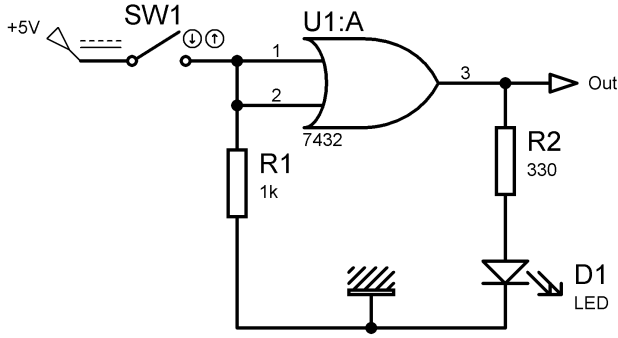
Sorular:

1. Yukarıdaki devrelerde kullanılan entegre devreler için veri sayfalarından yararlanarak bacak bağlantılarını çıkarınız.
2. Yine veri sayfalarından faydalanarak entegrelere ait akım gerilim sınırlarını yazınız (Çıkış akım sınırı, giriş gerilimi değerleri, besleme gerilimi vb...).
3. Aşağıdaki (Şekil 8.) devre için verilen doğruluk tablosunu doldurunuz.



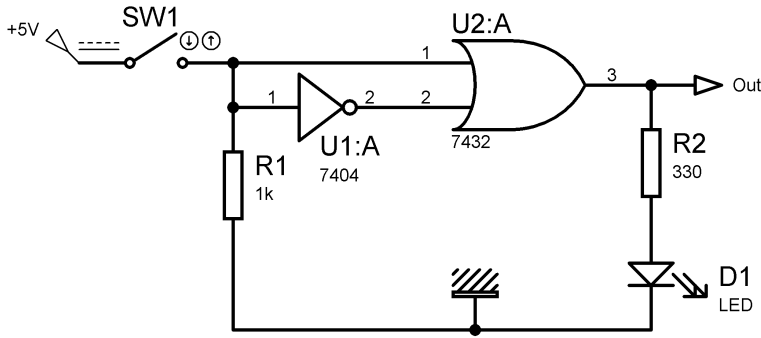
Şekil 8.

A	B	A'	B'	K	L	Y
0	0					
0	1					
1	0					
1	1					



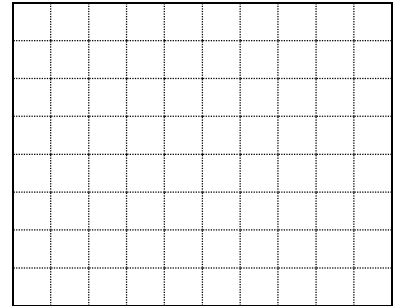
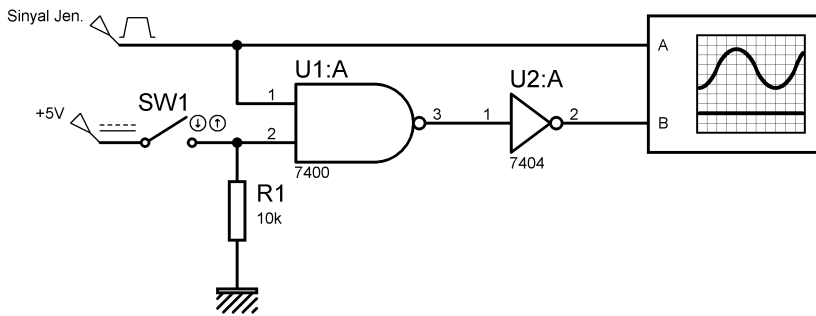
Bacak 1 ve 2	Out
0	
5V	

Şekil 3. $A + A = A$ kuralı.

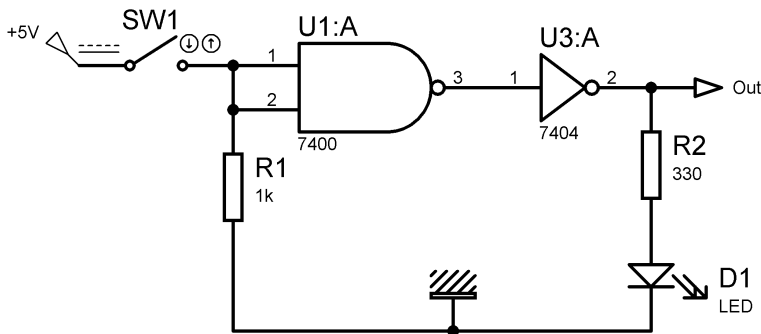


Bacak 1	Out
0	
5V	

Şekil 4. $A + \bar{A} = 1$ kuralı.

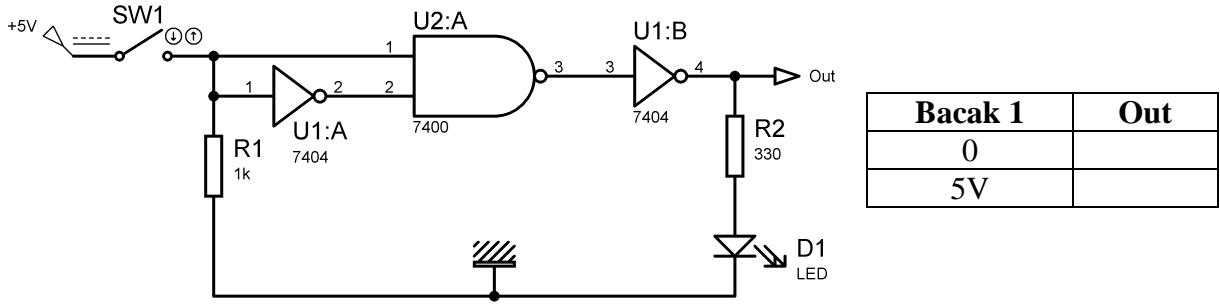


Şekil 5. Enable-Disable devreleri (Ve kapılı).

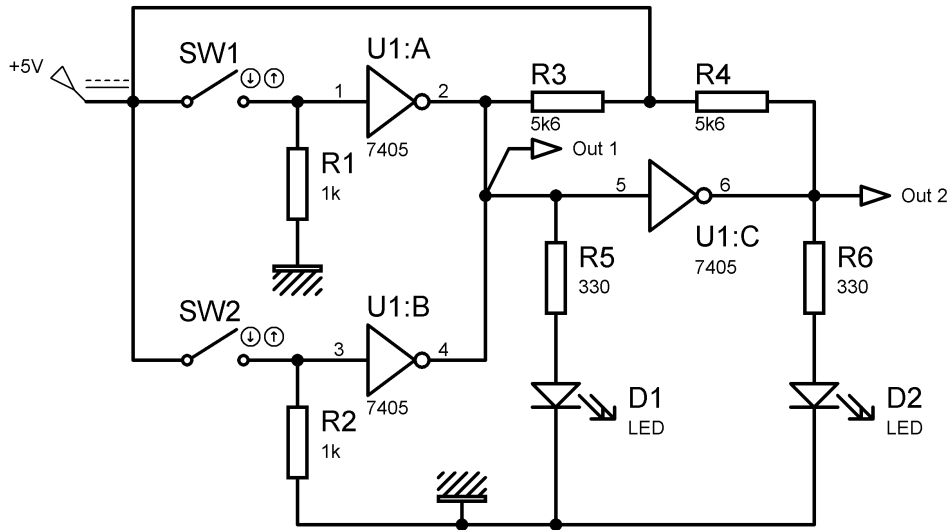


Bacak 1 ve 2	Out
0	
5V	

Şekil 6. $A \cdot A = A$ kuralı.



Şekil 7. $A \cdot \bar{A} = 0$ kuralı.



Bacak 1	Bacak 3	Out 1	Out 2
0	0		
0	1		
1	0		
1	1		

Şekil 7. 7405 entegre devresi uygulaması.

Sorular:

1. 7404 entegre devresi ile 7405 entegre devresi aynı kapı devreleridir. Bu iki entegre devresi arasındaki farklılıkları iç bağlantı şemalarından yararlanarak belirtiniz.

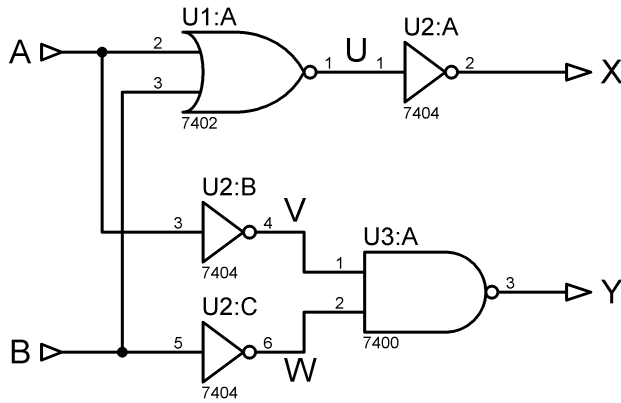
DENEY 3- Demorgan Teoremi

Amaç: DeMorgan Teoremini kullanarak Boolean denklemlerini sadeleştirmek ve düzenleyerek değiştirmek.

Deneyin Yapılışı:

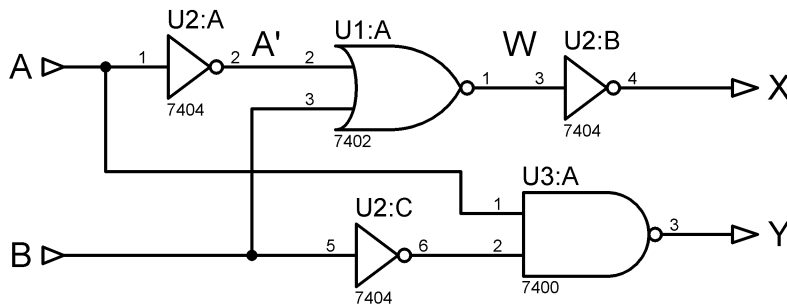
- Deney bağlantı şemasında verilen devreleri uygun elemanlarla kurunuz. (*Entegre devrelerinin besleme ayakları şemaların yanındaki entegre bilgileri kısmında verilmiştir.*)
- Doğruluk tablosunda verilen giriş lojik seviyelerini verilen anahtarları kullanarak devreye uygulayın ve devrenin çıkış lojik seviyelerini tabloya aktarınız.
- Devrede Osiloskop kullanılması gerekiyorsa uygun şekilde Osiloskop bağlantılarını yapıp elde ettiğiniz sinyal şekillerini grafik alanına aktarınız.

Deney Bağlantı Şeması:



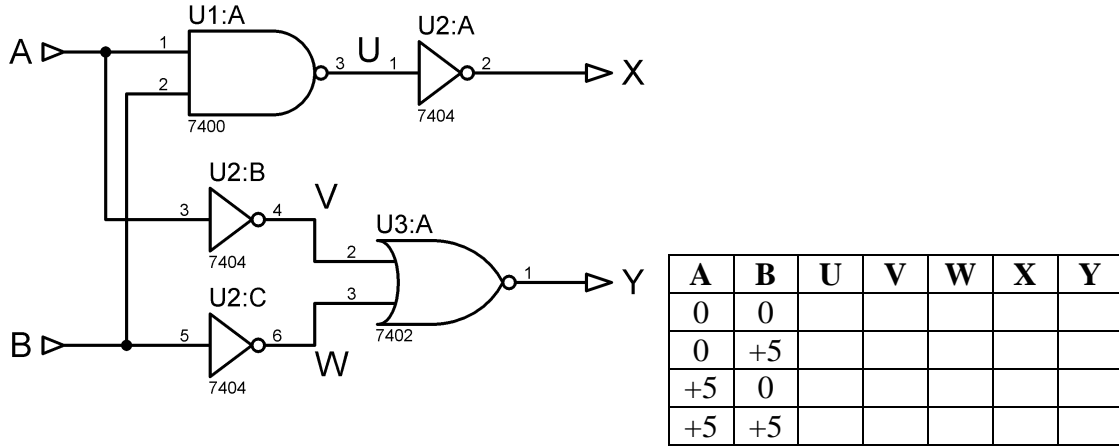
A	B	U	V	W	X	Y
0	0					
0	+5					
+5	0					
+5	+5					

Şekil 1. DeMorgan teoremi devresi.

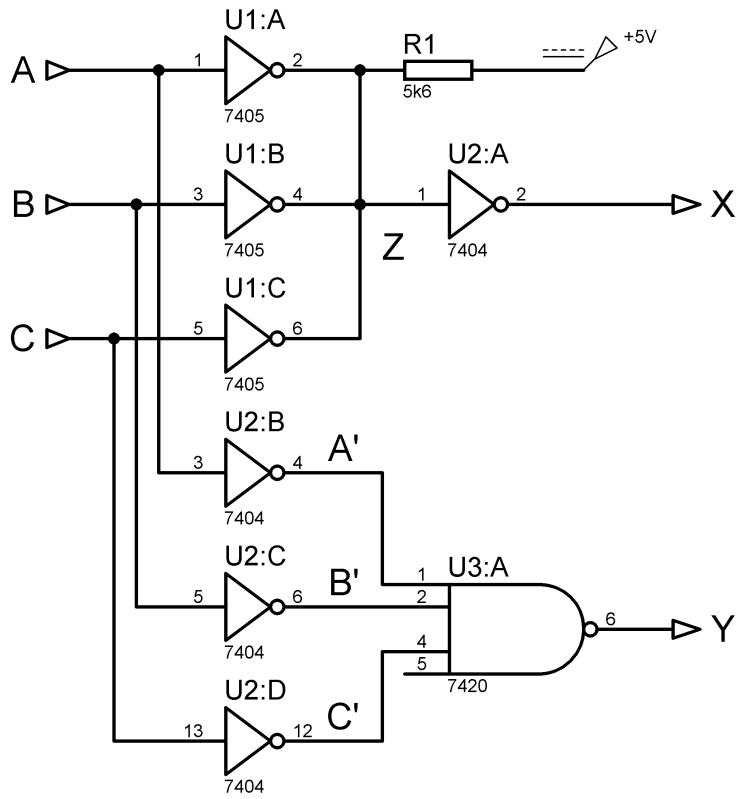


A	A'	B	W	X	Y
0		0			
0		+5			
+5		0			
+5		+5			

Şekil 2. DeMorgan teoremi devresi.



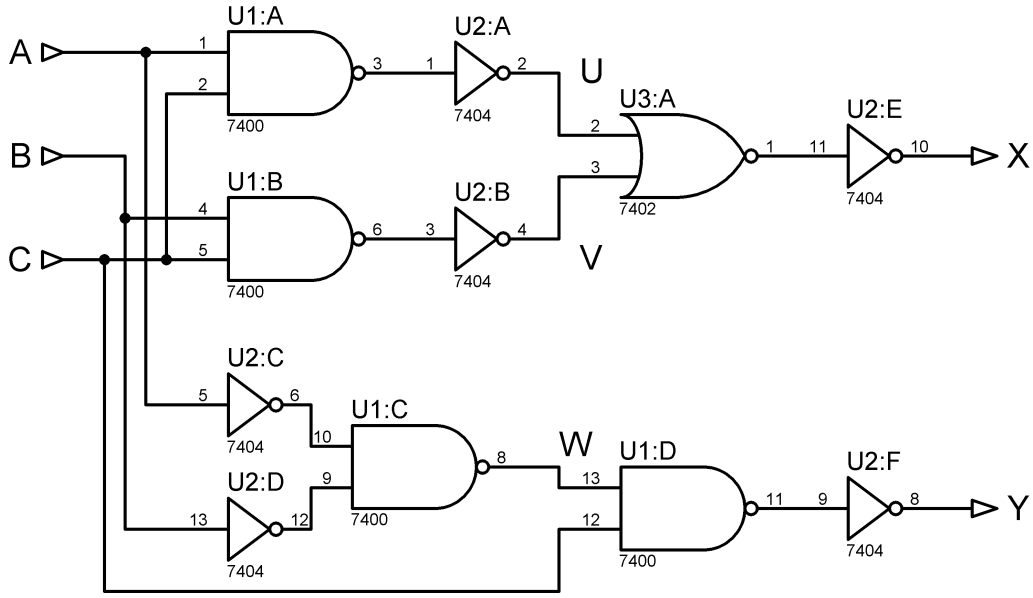
Şekil 3. DeMorgan teoremi devresi.



Şekil 4. DeMorgan teoremi devresi.

A	B	C	A'	B'	C'	Z	X	Y
0	0	0						
0	0	+5						
0	+5	0						
0	+5	+5						
+5	0	0						
+5	0	+5						
+5	+5	0						
+5	+5	+5						

A	B	C	U	V	W	X	Y
0	0	0					
0	0	+5					
0	+5	0					
0	+5	+5					
+5	0	0					
+5	0	+5					
+5	+5	0					
+5	+5	+5					



Şekil 4. DeMorgan teoremi devresi.

Sorular:

1. Verilen şemaların Boolean eşitliklerini yazınız.
2. Devrelerde verilen X ve Y çıkışları birbirlerine eşdeğerdir. Bu durumu matematiksel olarak gösteriniz.

DENEY 4- Ayrıcılık Veya (EXOR) Uygulamaları

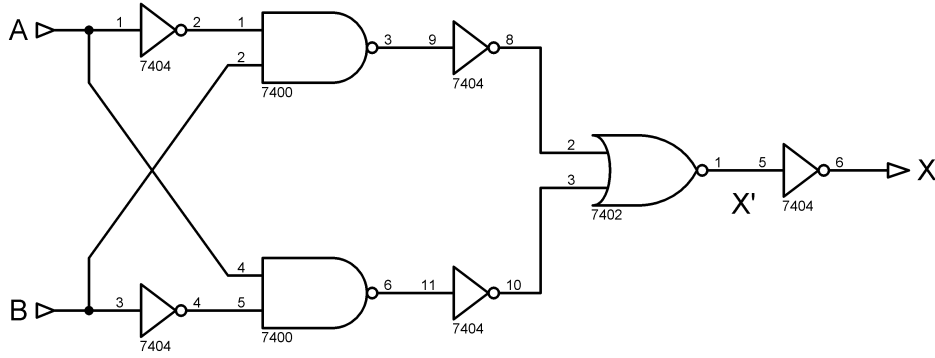
Amaç:

- Temel lojik kapı devrelerini kullanarak EXOR fonksiyonunu üretme yollarını öğrenmek.
- Yarı toplayıcı ve yarı çıkarıcı devrelerin çalışmasını incelemek.

Deneyin Yapılışı:

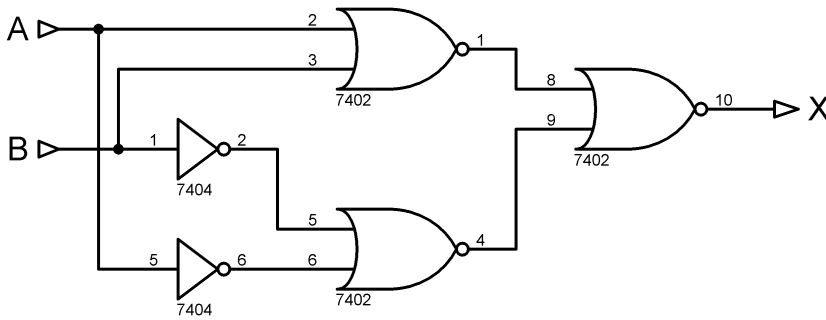
- Deney bağlantı şemasında verilen devreleri uygun elemanlarla kurunuz.
- Doğruluk tablosunda verilen giriş lojik seviyelerini devreye uygulayın ve devrenin çıkış lojik seviyelerini tabloya aktarınız.

Deney Bağlantı Şeması:



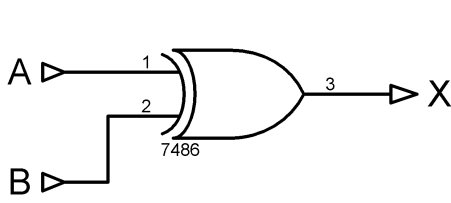
A	B	X'	X
0	0		
0	1		
1	0		
1	1		

Şekil 1. EXOR devresi üretme yöntemi 1.



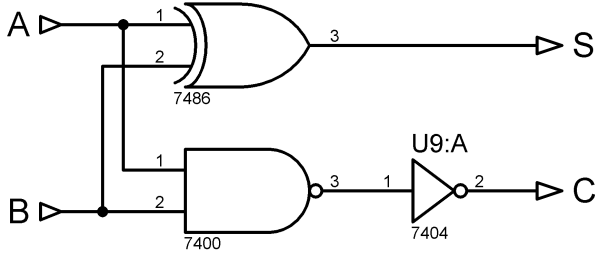
A	B	X
0	0	
0	1	
1	0	
1	1	

Şekil 2. EXOR devresi üretme yöntemi 2.



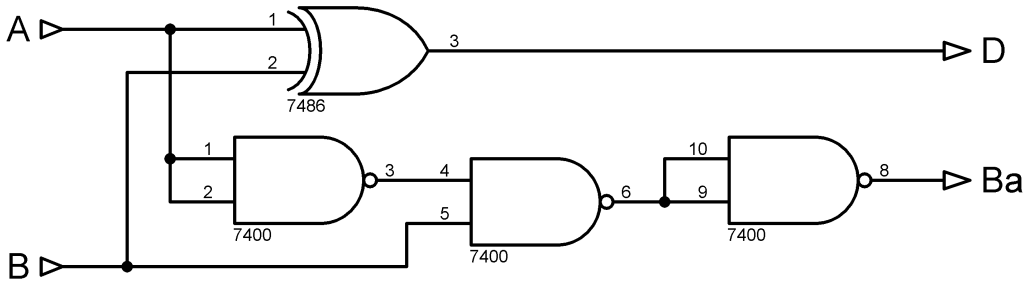
A	B	X
0	0	
0	1	
1	0	
1	1	

Şekil 3. EXOR devresi.



A	B	S	C
0	0		
0	1		
1	0		
1	1		

Şekil 4. Yarı toplayıcı devresi.



A	B	D	Ba
0	0		
0	1		
1	0		
1	1		

Şekil 5. Yarı çıkarıcı devresi.

Sorular:

1. Verilen devrelerin çıkışlarına ait lojik ifadeleri yazın ve gerekiyorsa sadeleştiriniz.
2. EXOR kapı devresi ile gerçekleştirilebilecek iki örnek uygulama devresi çiziniz. Çıkış lojik ifadesini ve doğruluk tablosunu oluşturunuz.

DENEY 5- Tam Toplayıcı ve Tam Çıkarıcı Devreleri

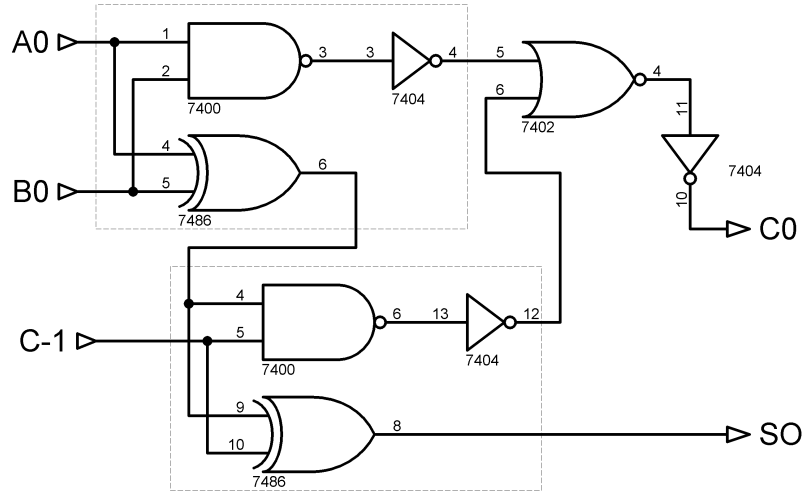
Amaç:

- Tam toplayıcı ve tam çıkarıcı devrelerini üretme yollarını öğrenmek ve özelliklerini incelemek.

Deneyin Yapılışı:

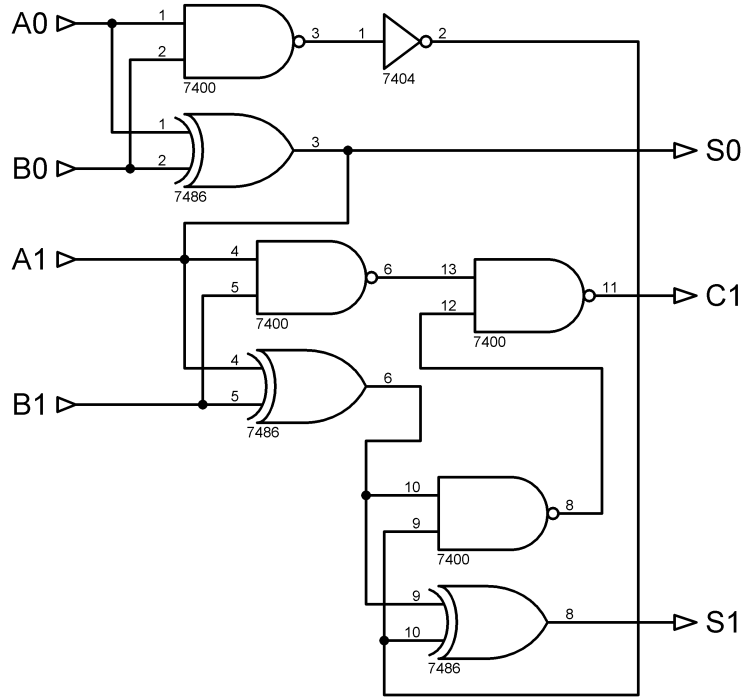
- Deney bağlantı şemasında verilen devreleri uygun elemanlarla kurunuz.
- Doğruluk tablosunda verilen giriş lojik seviyelerini devreye uygulayın ve devrenin çıkış lojik seviyelerini tabloya aktarınız.

Deney Bağlantı Şeması:



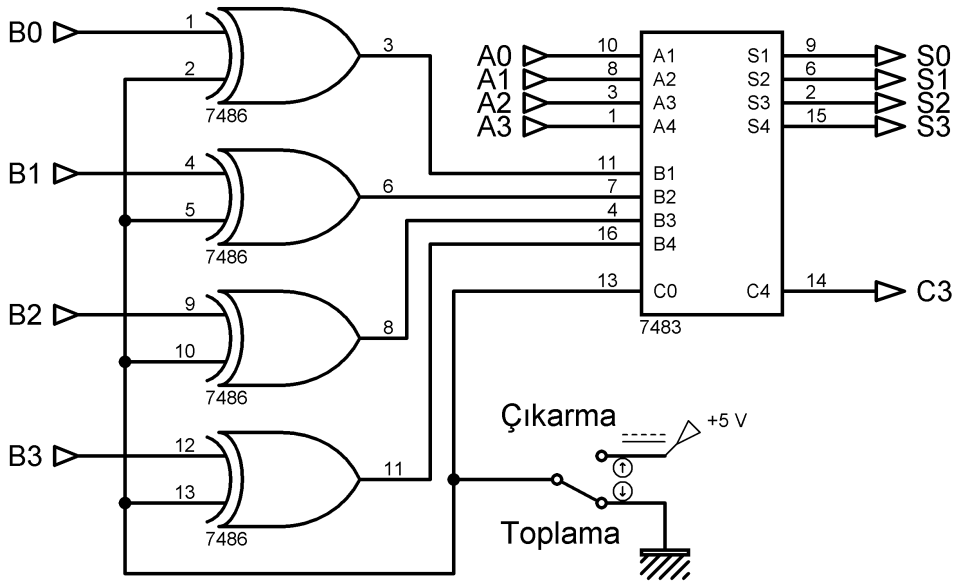
A ₀	B ₀	C ₋₁	S ₀	C ₀
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Şekil 1. Yarı toplayıcılarla oluşturulmuş tam toplayıcı devresi.



A1	A0	B1	B0	C1	C1	S0
0	0	0	0			
1	1	1	1			
1	0	1	0			
0	1	0	1			

Şekil 2. İki bitlik tam toplama devresi.



A + B + C0 = Toplam					A+B=S
A ₃ A ₂ A ₁ A ₀	B ₃ B ₂ B ₁ B ₀	C ₀	C ₃	S ₃ S ₂ S ₁ S ₀	Onluk karşılığı
1010	0101	0			
1010	0011	0			
1111	0110	0			
1111	1111	0			

A + B = Fark				A+B=D
A ₃ A ₂ A ₁ A ₀	B ₃ B ₂ B ₁ B ₀	B _{a3}	D ₃ D ₂ D ₁ D ₀	Onluk karşılığı
1010	0101			
1010	0011			
1111	0110			
1111	1111			

Şekil 3. 7483 entegresi ile tam toplayıcı ve tam çıkarıcı devre tasarımı.

Sorular:

1. Verilen devrelerin çıkışlarına ait lojik ifadeleri yazın ve gerekiyorsa sadeleştiriniz.
2. 7483 entegresi hakkında bilgi veriniz.